

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-191518

(43)Date of publication of application : 01.08.1989

(51)Int.Cl.

H03L 7/08

**BEST AVAILABLE COPY**

(21)Application number : 63-016572

(71)Applicant : NEC HOME ELECTRON LTD

(22)Date of filing : 27.01.1988

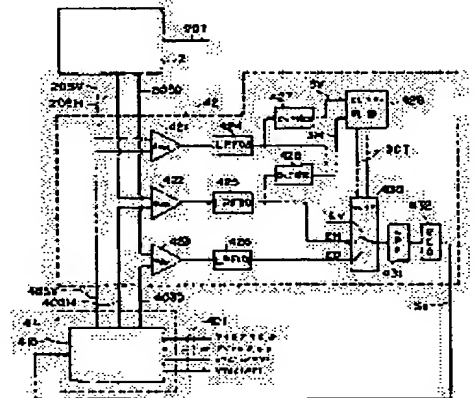
(72)Inventor : OHASHI MITSUO

## (54) SIGNAL SYNCHRONIZING SYSTEM

**(57)Abstract:**

**PURPOSE:** To accurately and automatically synchronize two independent electronic circuits by stopping the comparison of phase in the order of detecting the phase lock state and continuing the phase comparison for a last synchronizing signal.

**CONSTITUTION:** The phase of synchronizing signals of same kind among plural synchronizing signals outputted from a 1st circuit 2 and plural synchronizing signals outputted from a 2nd circuit 41 is compared. As a result, when the phase lock state is detected, the phase comparison of the frequency of the synchronizing signal is stopped and the phase comparison of the frequency of the next synchronizing signal is implemented. When the phase lock state is detected, the phase comparison is stopped in the order of detecting the phase lock state and the phase comparison of the last synchronizing signal only is continued. Thus, two synchronizing signals of plural kinds from two independent electronic circuits are synchronized accurately and automatically.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

**[Date of final disposal for application]**

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-191518

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)8月1日

H 03 L 7/08

P-8731-5 J

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 信号同期方式

⑯ 特 願 昭63-16572

⑰ 出 願 昭63(1988)1月27日

⑱ 発 明 者 大 橋 光 男 大阪府大阪市淀川区宮原3丁目5番24号 日本電気ホーム  
エレクトロニクス株式会社内

⑲ 出 願 人 日本電気ホームエレクトロニクス株式会社 大阪府大阪市淀川区宮原3丁目5番24号

⑳ 代 理 人 弁理士 村上 友一 外1名

明 細 書

1. 発明の名称

信号同期方式

2. 特許請求の範囲

(1) 二つの電子回路の信号の同期を取る方式において、前記第一回路から出力される複数の同期信号及び前記第二回路から出力される複数の同期信号のうちの同種の同期信号を位相比較し、その結果位相ロック状態を検出した順に位相比較を止め、位相比較の最後の同期信号のみ位相比較を続行することを特徴とする信号同期方式。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は信号同期方式に関し、特に二つの電子回路の信号を正確に同期をとる信号同期方式に関する。

(従来の技術)

一般に、二つの電子回路がそれぞれ同期信号をもって作動しているときに、両者の信号比較等をしようとするときには、両者の同期信号の同期を

取る必要がある。このような場合、どちらかの信号を他の電子回路に入力して同期させるのが、簡単な方法であるのでよく利用されている。

(発明が解決しようとする課題)

しかしながら、かかる方法は、同期信号を他の回路に入力するために特別な回路を予め設けておくか、或いはそのために特別に改造するかしなければならなかった。特に、良品からの信号と、被検査品からの信号とを比較して検査する方法の場合、被検査品側に特別な回路構成を設けずに簡単に信号同期を取ることが要求されている。このような要求は、従来の位相同期方式では達成することができなかった。なぜなら、従来の方法では、同期のとれる信号が一つしかないので、この検査方法のように複数の同期信号が存在する場合には同期を取ることができなかったからである。

本発明は、上記従来技術の課題を解決するためになされたもので、正確にかつ自動的に二つの独立した電子回路の信号の同期を取れるようにした信号同期方式を提供することを目的とする。

(課題を解決するための手段)

上記目的を達成する本発明に係る信号同期方式は、二つの電子回路の信号の同期を取る方式において、前記第一回路から出力される複数の同期信号及び前記第二回路から出力される複数の同期信号のうちの同種の同期信号を位相比較し、その結果位相ロック状態を検出した順に位相比較を止め、位相比較の最後の同期信号のみ位相比較を続行することを特徴とするものである。

(作用)

このような本発明によれば、第一回路から出力される複数の同期信号及び第二回路から出力される複数の同期信号のうちの同種の同期信号を位相比較する。この位相比較は、仮に周波数の低いものから順に行うものとする。その位相比較した結果、位相ロック状態を検出すると、その周波数の同期信号の位相比較を停止して次の周波数の同期信号の位相比較をする。その位相比較した結果、位相ロック状態を検出すると、その周波数の同期信号の位相比較を停止してさらに次の周波数の同

期信号の位相比較をする。このように順次位相比較をし、位相ロック状態を検出すると、その周波数の同期信号の位相比較を止め、位相比較の最後の同期信号のみの位相比較を続行する。

本発明によれば、複数の独立した二つの電子回路からの複数の種の同期信号から両者の信号の同期を正確にかつ自動的に取れることになる。また、この方式を検査装置に用いれば、検査の自動化を達成することができる。

(実施例)

以下、本発明の実施例を図面に基づいて説明する。

第1図及び第2図は本発明の実施例を説明するための図である。

第2図は本発明に係る信号同期方式の実施例が適用された信号比較検査装置を示すブロック図である。

第2図に示す信号比較検査装置は次のように構成されている。すなわち、図中符号2は被検査品であるところの電子回路が搭載された基板であり、

この基板2は被測定信号である被測定画像信号201及び同期信号205を出力するようになっていて、この基板2は、図示してないが、検査前に信号比較検査装置に装着されたのち所定の動作状態にされから、検査に移れるようにされており、また、検査が終了したのちに当該信号比較検査装置から搬出されるようにされており、これを繰り返し実行できるようにされている。

また、信号源回路4は、前記基板2からの被測定画像信号201と同一の基準信号401を出力できるようになっている。この信号源回路4は、基準信号401を出力するプログラマブル信号発生部41と、このプログラマブル信号発生部41からの出力基準信号401と前記基板2からの被測定画像信号201との同期を取る同期調整部42とから構成されている。

この基板2からの被測定画像信号201と信号源回路4からの基準信号401を取り込んだ比較回路6は、その被測定画像信号201とその基準信号401とを比較し、その比較結果を類似度と

して記憶できるように構成されている。この比較回路6は、信号源回路4からの水平同期信号H、垂直同期信号V、ドットクロック信号Dで構成される同期信号402からサンプリングクロック601を形成するカウントリガ発生部61と、このカウントリガ発生部61からのサンプリングクロック601により比較動作をし比較結果を記憶しておく比較部62とから構成されている。

前記比較回路6のカウントリガ発生部61は、信号線7を介してコンピュータからなるコントローラ10の入出力ボード(I/Oボード)11に接続されている。このコントローラ10は、この装置全体の動作を制御するものである。前記コントローラ10は、I/Oボード12・信号線8を介して比較部62に接続されている。また、前記コントローラ10は、I/Oボード14・信号線9を介して信号源回路4のプログラマブル信号発生部41に接続されている。

このように信号比較検査装置は構成されており、この装置に本発明の実施例である同期調整部42

を含む方式が通用されているのである。

第1図は本発明に係る信号同期方式の実施例を示す回路図である。

第1図に示す実施例は、第一回路である基板2と、同期調整部42と、第二回路であるプログラマブル信号発生部41とにより実現される。すなわち、前記基板2からの水平同期信号H・垂直同期信号V・ドットクロック信号Dからなる同期信号205は、同期調整部42に入力されるように回路構成してある。以下では同期信号205を分けて、水平同期信号Hを符号205Hとし、垂直同期信号Vを符号205Vとし、ドットクロック信号Dを符号205Dとする。

また、前記プログラマブル信号発生部41からの水平同期信号H・垂直同期信号V・ドットクロック信号Dからなる同期信号403は、同期調整部42に入力されるように回路構成してある。以下では同期信号403を分けて、水平同期信号Hを符号403Hとし、垂直同期信号Vを符号403Vとし、ドットクロック信号Dを符号403D

の出力はロック検出回路427に供給され、またローパスフィルター425の出力はロック検出回路428に供給されるように回路が構成されている。ロック検出回路427からの出力信号SV及びロック検出回路428からの出力信号SHは、セレクター制御回路429に与えられる回路構成とされている。また、前記ローパスフィルター424、425、426からの出力信号は、セレクター制御回路429からのセレクタ制御信号SC Tにより切り換え制御がなされるセレクタ430に供給されるように回路が構成されている。このセレクタ430からの出力信号は、ローパスフィルター431を介して電圧制御発振器432に与えられるようになっている。この電圧制御発振器432からの出力信号が同期調整信号S<sub>1</sub>として前記プログラマブル信号発生部41に与えられるように回路が構成されている。この同期調整信号S<sub>1</sub>は、前記プログラマブル信号発生部41の一部を構成するパターンジェネレータ410に入力されるように構成されている。このパターンジェ

ネレータ410からは、アナログR、G、B、デジタルR、G、B、NTSC(ビデオ信号)、NTSC(RF)が出力されることになる。

基板2からの垂直同期信号205Vは、プログラマブル信号発生部41からの垂直同期信号403Vとともに位相比較器421に入力されるように回路構成されている。前記基板2からの水平同期信号205Hは、前記プログラマブル信号発生部41からの水平同期信号403Hとともに位相比較器422に入力されるように回路構成されている。前記基板2からのドットクロック信号205Dは、前記プログラマブル信号発生部41からのドットクロック信号403Dとともに位相比較器423に入力されるように回路構成されている。前記位相比較器421はその出力をローパスフィルター424に供給し、前記位相比較器422はその出力をローパスフィルター425に供給し、また前記位相比較器423はその出力をローパスフィルター426に供給するように回路が構成されている。前記ローパスフィルター424、425、426は、それぞれ不要な信号成分を除去するようになっている。ローパスフィルター424

ネレータ410からは、アナログR、G、B、デジタルR、G、B、NTSC(ビデオ信号)、NTSC(RF)が出力されることになる。

このように構成された実施例の作用を説明する。

該基板2は、まず信号比較検査装置にセットされて、動作状態にされる。すると、前記基板2からは、被測定信号である被測定画像信号201が出力される。同時に基板2からは、同期信号205が出力される。また、信号源回路4は、前記基板2からの被測定画像信号201と同一の基準信号401を出力できる。これは、信号源回路4の同期調整部42が、基板2からの水平同期信号H・垂直同期信号V・ドットクロック信号Dからなる同期用信号を取り込むとともに、プログラマブル信号発生部41からの水平同期信号H・垂直同期信号V・ドットクロック信号Dからなる同期用信号403を取り込み、その位相差を無くすように出力される同期調整信号S<sub>1</sub>をプログラマブル信号発生部41に与えることにより、基板2とプログラマブル信号発生部41とからの各信号20

1、401の位相を同期させる。

この同期の動作をさらに説明する。まず、初期状態では、垂直同期信号205V、垂直同期信号403V、水平同期信号205H、水平同期信号403H、ドットクロック信号205D、ドットクロック信号403Dの三信号が同期していないものとする。すると、ロック検出回路427からの信号SVが低(Low)レベルであるで、セレクト制御回路429はセレクト制御信号SCTを出してセクタ430をE端子に接続させる。すると、位相比較器421からの比較信号は、ローパスフィルター424・セクタ430・ローパスフィルター431を介して電圧制御発振器432に与えられる。これにより、電圧制御発振器432は、垂直同期信号403Vを垂直同期信号205Vに一致させるような同期調整信号S<sub>v</sub>を出力するので、垂直同期信号403Vの周波数が垂直同期信号205Vに一致するように変化する。そして、垂直同期信号403Vが垂直同期信号205Vの $\pm 1/2$ (H(水平同期信号の周期))

以内に入ると、ロック検出回路427の出力信号SVが高(High)レベルになるので、セクタ制御回路429からセクタ制御信号SCTを出し、セクタ430をE端子に接続させる。

すると、位相比較器421からの比較信号は、ローパスフィルター425・セクタ430・ローパスフィルター431を介して電圧制御発振器432に与えられる。これにより、電圧制御発振器432は、水平同期信号403Hを水平同期信号205Hに一致させるような同期調整信号S<sub>h</sub>を出力するので、水平同期信号403Hの周波数が水平同期信号205Hに一致するように変化する。そして、水平同期信号403Hが水平同期信号205Hの $\pm 1/2$ (H)以内に入ると、ロック検出回路428の出力信号SHが高(High)レベルになるので、セクタ制御回路429からセクタ制御信号SCTがでることになり、セクタ430はE端子に接続される。

このように順次位相比較をし、位相ロック状態が検出される度に、その周波数の同期信号の位相

比較を止め、位相比較の最後のドットクロック信号205D、ドットクロック信号403Dのみの位相比較を続行することになる。したがって、同期信号205とセクタ430は、完全に同期することになる。これにより、基板2からの出力信号とプログラブル信号発生部41からの出力信号とは、完全に同期の取れたものとなる。このように同期が取れたのちに、次の検査がなされることになる。

ついで、比較回路6のカウントトリガ発生部61に測定時間T<sub>1</sub>をコントローラ10からの指令により設定する。また、比較部62のカウントをコントローラ10からの指令によりクリアしておくものとする。さらに、判定レベルを設定しておく。

このように準備が整ったところで、コントローラ10から比較回路6のカウントトリガ発生部61に測定開始コマンドを送る。これにより、カウントトリガ発生部61から比較部62にサンプリングクロック601が与えられることになり、測

定が開始される。比較回路6の比較部62は、前記基板2からの被測定画像信号201と信号源回路4からの基準信号401との比較結果が論理1であるときに、前記サンプリングクロック601が入力される毎にカウンタをカウントアップする。そして、カウントリガ発生部61に設定された測定時間T<sub>1</sub>に達すると、測定を終了する。測定が終了すると、NGだったドットの数セットされている。そこで、コントローラ10は、前記カウンタにセットされたカウント値を読み込み、OKか、NGかの判定をする。そして、前記基板2を信号比較検査装置から搬出し、新たな基板2を信号比較検査装置に搬入し、再び最初からの動作を繰り返すことになる。

この実施例によれば、このように二つの回路の複数の同期信号の同期をとることができることになる。なお、上記の説明では、本実施例を検査装置に適応した例で示したが、これに限らず二つの回路の間で複数の信号の同期をとるものには、本実施例を全て適応することができる。

## (発明の効果)

以上述べたように本発明によれば、独立した二つの電子回路からの複数の線の同期信号を基に両者の信号の同期を正確にかつ自動的に取れることになるという効果がある。

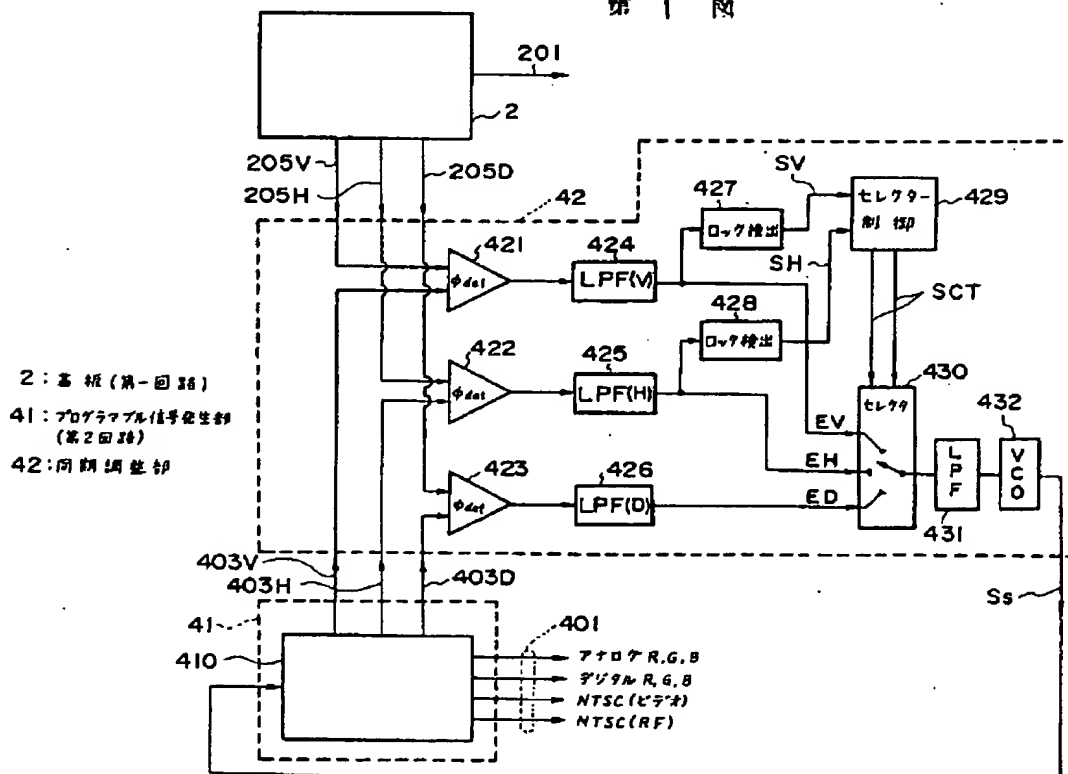
## 4. 図面の簡単な説明

第1図は本発明の実施例が適用された検査装置の例を示すブロック図、第2図は本発明に係る信号同期方式の実施例を示す回路図である。

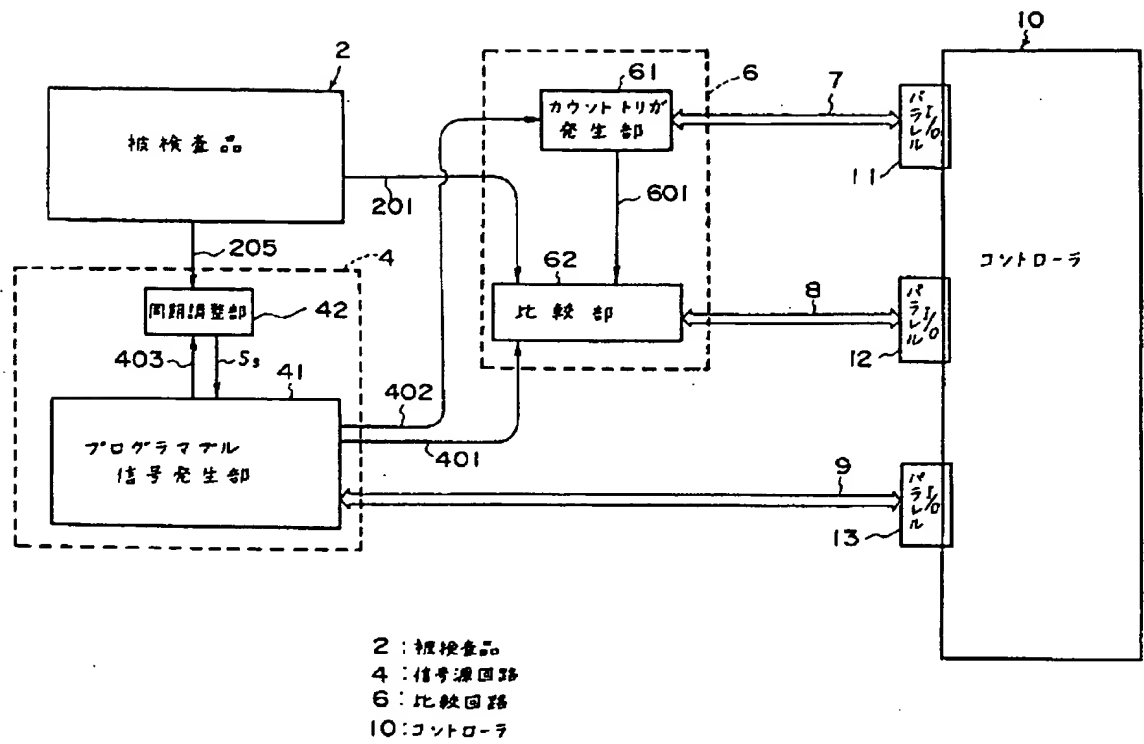
2…基板(第一回路)、41…プログラマブル信号発生部(第二回路)、42…同期調整部。

代理人 弁理士 村上友一

第1図



第 2 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**